



**Программа для микроконтроллера MDR1215LGI
для реализации функции SPD (Serial Presence Detect)**

Описание программы

ТСКЯ.431296.033СП1

Содержание

1	Общее описание и область применения	3
2	Описание выводов SPD	3
2.1	V _{DDSPD}	4
2.2	SA0, SA1, SA2.....	4
2.3	SDA	4
2.4	SCL.....	4
3	Функции работы с EEPROM	5
3.1	Установка защиты от записи.....	6
3.1.1	Установка и снятие защиты от записи (SWPn, CWP).....	7
3.1.2	Чтение статуса защиты (RPSn).....	7
3.2	Установка адреса страницы (SPAn)	7
3.2.1	Чтение адреса страницы (RPA)	7
3.3	Операции записи	7
3.3.1	Запись байта	8
3.3.2	Запись страницы	8
3.3.3	Опрос состояния процесса записи данных	8
3.4	Операции чтения	10
3.4.1	Чтение по заданному адресу.....	10
3.4.2	Чтение по текущему адресу.....	10
3.4.3	Последовательное чтение	11
3.4.4	Бит Ask при использовании различных команд.....	11
4	Функции обновления пользовательского ПО	12
5	Обновление конфигурации в памяти EEPROM	13
6	Определение ревизии ПО, отличия ревизий	13
7	Справочные данные	14

1 Общее описание и область применения

Микросхемы MDR1215LGI поставляются с записанным программным обеспечением для функционирования микросхем как схемы последовательного детектирования (SPD – Serial Presence Detect).

Микросхемы MDR1215LGI с функцией SPD (далее – SPD) предназначены для модулей памяти DDR4 DIMM (Dual Inline Memory Modules) для персональных компьютеров, серверов и мобильных платформ.

SPD представляет собой память EEPROM, которая содержит конфигурационную информацию для модулей памяти DRAM, такую, как скорость доступа, размер и организация.

Память EEPROM организована как две страницы по 256 байт каждая, всего 512 байт общей памяти. Каждая страница поделена на два блока по 128 байт. SPD предоставляет возможность блокировки данных в любом из четырех таких блоков. Блокировка данных осуществляется программным способом при любом состоянии на выводе SA0. Подавать повышенное напряжение (более U_{IH}) на вывод SA0 не допускается.

SPD может подключаться к шине данных с несколькими устройствами, и каждое устройство при этом имеет свой уникальный адрес на шине.

2 Описание выводов SPD

Таблица 1 – Описание выводов SPD

Номер вывода	Обозначение вывода MDR1215LGI без SPD	Выводы SPD		
		Обозначение	Тип	Функциональное назначение
1	PA8/TMS	SA0	I	Адрес SPD, бит 0
2	PA6/TCK	SA1	I	Адрес SPD, бит 1
3	PA9/TDI	SA2	I	Адрес SPD, бит 2
4	GND	V _{SSSPD}	GND	Общий
5	PD7	SDA	IO	Последовательные данные (Serial data)
6	PD5	SCL	I	Тактовый сигнал (Serial clock)
7	PA7/TDO	–	–	Не используется
8	V _{CC}	V _{DDSPD}	POW	Питание
9 (металлизация обратной стороны корпуса)	GND	V _{SSSPD}	GND	Общий

2.1 V_{DDSPD}

Выход V_{DDSPD} используется для подачи напряжения питания. Значение напряжения питания задается в соответствии с ТСКЯ.431296.033СП для микросхем MDR1215LGI. Рекомендуется устанавливать конденсатор номиналом 0,1 мкФ между выводами V_{DDSPD} или V_{SSSPD} как можно ближе к корпусу микросхемы для обеспечения стабильной работы микросхемы.

2.2 SA0, SA1, SA2

Выводы SA0, SA1, SA2 используются для задания адреса, который сравнивается со значением трех младших значащих бит 7-битного кода-идентификатора типа устройства.

Для того, чтобы задать адрес подчиненного устройства SPD, каждый вывод сигнала адреса SA_i ($i = 0-2$) должен быть подключен к выводам V_{DDSPD} или V_{SSSPD} , как показано на рисунке 1.

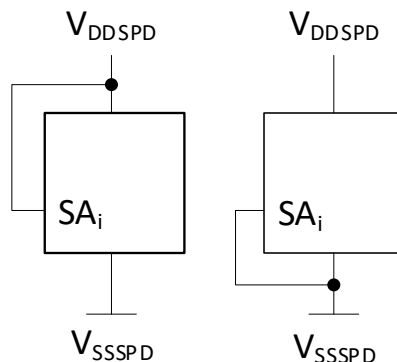


Рисунок 1 – Выбор адреса SPD

Выводы SA_i имеют встроенные резисторы подтяжки до «GND» порядка 76 кОм (установлены программно). Если выводы SA_i не подключены, то они находятся в состоянии логического нуля.

Команды SWPn и CWP доступны при любом состоянии на выводе SA0. Подавать повышенное напряжение (более U_{IH}) на вывод SA0 не допускается.

2.3 SDA

Вывод последовательных данных SDA используется для двунаправленной передачи данных. Рекомендуется подключать вывод SDA к любому другому устройству по принципу «монтажного или», через резистор к V_{SSSPD} . Вывод SDA имеет встроенную подтяжку до питания порядка 76 кОм (установлена программно).

2.4 SCL

Вывод SCL – тактовый сигнал, имеет встроенную подтяжку до питания порядка 76 кОм (установлена программно).

3 Функции работы с EEPROM

SPD имеет простой двухпроводной интерфейс I2C, который позволяет пользователю обращаться к данным памяти EEPROM, а также выполнять обновление пользовательского программного обеспечения.

Согласно протоколу I2C SPD выполняет роль ведомого устройства на шине, все операции синхронизированы с помощью тактового сигнала. Операции чтения и записи инициируются состоянием START на линии, которое генерирует управляющее устройство (мастер). Далее следует адрес устройства SPD, бит R/nW и бит подтверждения.

При записи в память SPD выставляет бит подтверждения Ack на 9-ый тактовый импульс после передачи мастером 8-ми битов данных. При чтении данных мастер выставляет бит подтверждения аналогичным образом. Передача данных завершается состоянием STOP на линии, которое генерирует мастер после бита Ack при записи данных или бита NoAck при чтении.

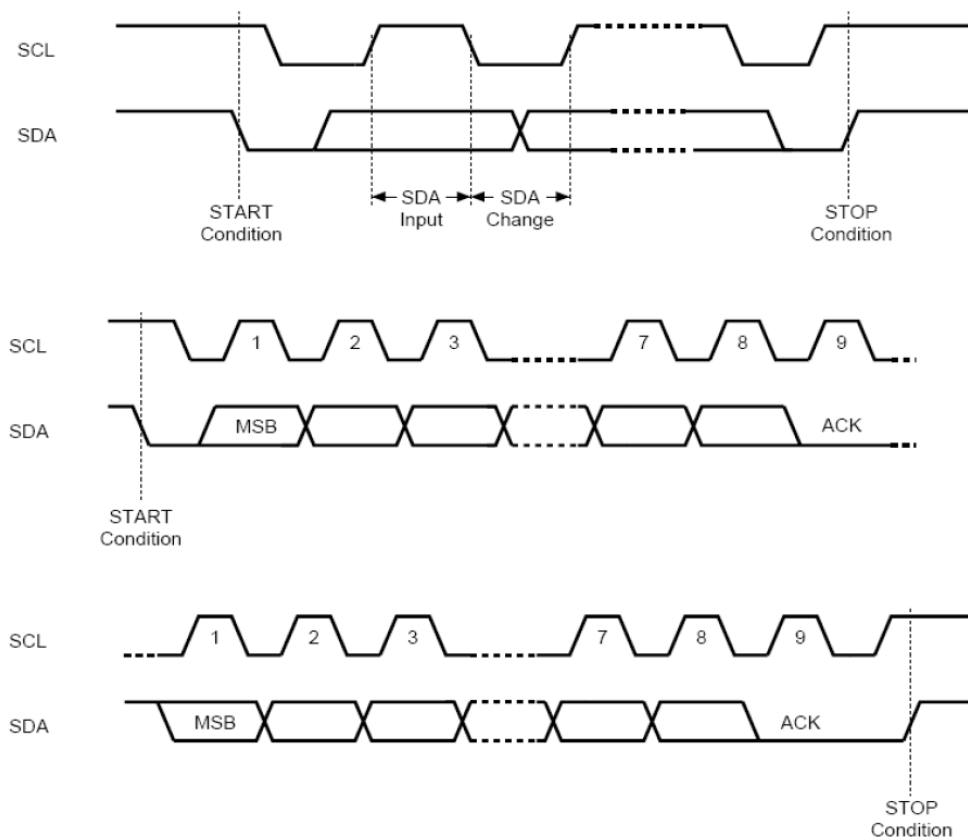


Рисунок 2 – Протокол I2C

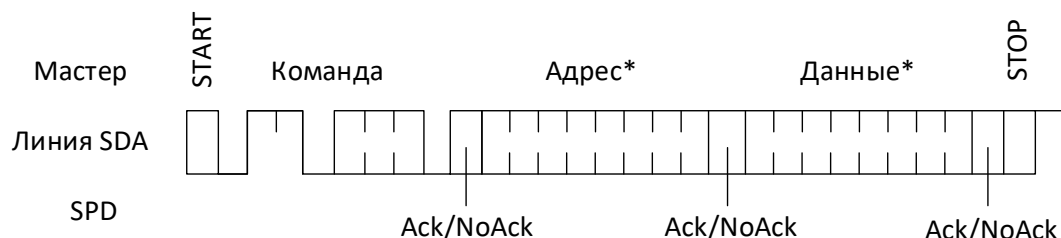
Адрес на шине формируется согласно таблице 2.

Таблица 2 – Формирование адреса

Описание	Команда	Идентификатор типа устройства				Адрес устройства SPD			R/nW
		b7	b6	b5	b4	b3	b2	b1	b0
Чтение памяти	RSPD	1	0	1	0	SA2	SA1	SA0	1
Запись в память	WSPD								0
Установка защиты от записи, блок 0	SWP0					0	0	1	0
Установка защиты от записи, блок 1	SWP1					1	0	0	0
Установка защиты от записи, блок 2	SWP2					1	0	1	0
Установка защиты от записи, блок 3	SWP3					0	0	0	0
Снятие защиты от записи всех блоков	CWP					0	1	1	0
Чтение статуса защиты от записи, блок 0	RPS0	0	1	1	0	0	0	1	1
Чтение статуса защиты от записи, блок 1	RPS1					1	0	0	1
Чтение статуса защиты от записи, блок 2	RPS2					1	0	1	1
Чтение статуса защиты от записи, блок 3	RPS3					0	0	0	1
Установка адреса страницы в 0	SPA0					1	1	0	0
Установка адреса страницы в 1	SPA1					1	1	1	0
Чтение адреса страницы	RPA					1	1	0	1
Зарезервировано	–					Все другие значения			

Полная совместимость со стандартом SMBus 2.0 не реализована, в частности не поддерживается сброс интерфейса I2C и освобождение шины при удержании низкого уровня на линии SCL более 35 мс.

3.1 Установка защиты от записи



* Значение адреса и данных может быть любым (не имеет значение)

Рисунок 3 – Диаграмма команд SWPn, CWP, RPSn, SPAn, RPA

SPD содержит четыре независимых блока памяти, каждый может быть защищен от записи независимо от других блоков:

Блок 0 = адреса с 0x00 по 0x7F (0 по 127), адрес страницы = 0;

Блок 1 = адреса с 0x80 по 0xFF (128 по 255), адрес страницы = 0;

Блок 2 = адреса с 0x00 по 0x7F (0 по 127), адрес страницы = 1;

Блок 3 = адреса с 0x80 по 0xFF (128 по 255), адрес страницы = 1.

SPD можно передать три различные команды для установки, сброса и чтения статуса блокировки блока:

– SWPn: установить защиту от записи для блока n;

- CWP: отключить защиту от записи для всех блоков;
- RPSn: считать статус защиты от записи для блока n.

Состояние защиты от записи, определенное с помощью команд выше, сохраняется независимо от питания.

3.1.1 Установка и снятие защиты от записи (SWPn, CWP)

Защита от записи, установленная командой SWPn, может быть снята снова командой CWP. Команда SWPn применяется к одному конкретному блоку памяти, но команда CWP снимает защиту всех блоков.

Команды SWPn и CWP доступны при любом состоянии на выводе SA0. Подавать повышенное напряжение (более U_{IH}) на вывод SA0 не допускается.

3.1.2 Чтение статуса защиты (RPSn)

Если защита от записи не установлена, SPD отвечает байтом данных с Ask, в противном случае – с NoAsk.

3.2 Установка адреса страницы (SPAN)

Командой SPA0 выбираются младшие 256 байт памяти, командой SPA1 – старшие. После подачи питания по умолчанию адрес страницы SPD всегда 0.

3.2.1 Чтение адреса страницы (RPA)

Если адрес страницы SPD 0, то ответ с Ask, иначе – с NoAsk.

3.3 Операции записи

После передачи состояния START на линии мастер передает адрес устройства SPD с битом R/nW, установленным в 0. SPD подтверждает это и ждет байт адреса памяти для записи, после приема снова передает бит подтверждения и ждет байт данных.

Когда мастер передает состояние STOP на линии сразу после бита Ask для байта данных в операции записи байта или в операции записи страницы, активизируется процесс записи во внутреннюю память. Во всех остальных случаях состояние STOP не запускает этот процесс.

Пока идет процесс записи во внутреннюю память сигналы шины игнорируются, SPD не отвечает на команды.

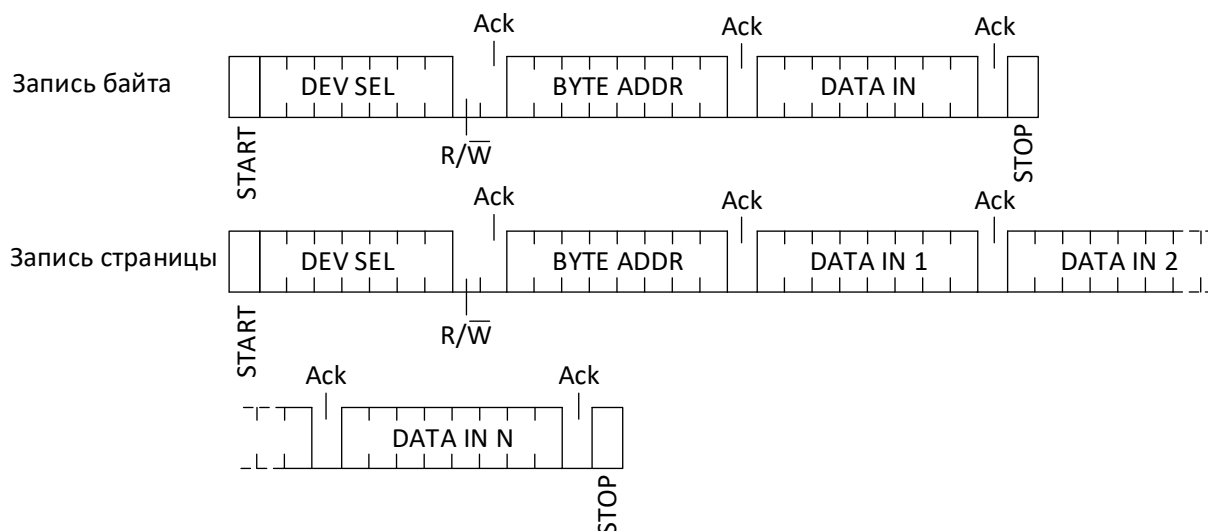


Рисунок 4 – Диаграмма команд записи

3.3.1 Запись байта

После передачи байта адреса устройства SPD и байта адреса памяти для записи мастер передает байт данных. Если адресуемое пространство защищено от записи, SPD отвечает NoAck, запись не выполняется, иначе – отвечает Ack. Мастер останавливает обмен, генерируя состояние STOP.

После выполнения очередной команды записи внутренний адрес для записи инкрементируется, если адресуемое пространство не защищено от записи.

3.3.2 Запись страницы

Режим записи страницы позволяет записывать до 16 байт за один цикл в том случае, если все данные расположены на одной странице. Следует избегать переполнения страницы, иначе предыдущие данные будут перезаписаны.

Мастер передает от 1 до 16 байт данных, каждый из которых подтверждается устройством SPD. Если адресуемое пространство защищено от записи, то SPD ответит с NoAck, запись не будет произведена. После передачи каждого байта внутренний счетчик адреса инкрементируется, если адресуемое пространство не защищено от записи. Процесс обмена останавливается, когда мастер генерирует состояние STOP.

3.3.3 Опрос состояния процесса записи данных

На время выполнения процесса записи полученных данных во внутреннюю память устройство SPD отключается от шины и не отвечает на команды. Максимальная длительность цикла записи $t_w \sim 600$ мс, типовое значение t_w – 3 мс. Чтобы отследить завершение процесса записи данных, мастер может использовать следующий алгоритм опроса, как показано на рисунке 5:

– начальное состояние: устройство SPD находится в состоянии процесса записи данных;

- шаг 1: мастер передает состояние START на линии, после чего передает адрес SPD с битом R/nW, установленным в 0;
- шаг 2: если SPD находится в состоянии процесса записи данных, то передается бит подтверждения NoAck, и мастер переходит к шагу 1. Если процесс записи данных завершен, то SPD передает бит подтверждения Ack, указывая на готовность принять байт адреса для записи.

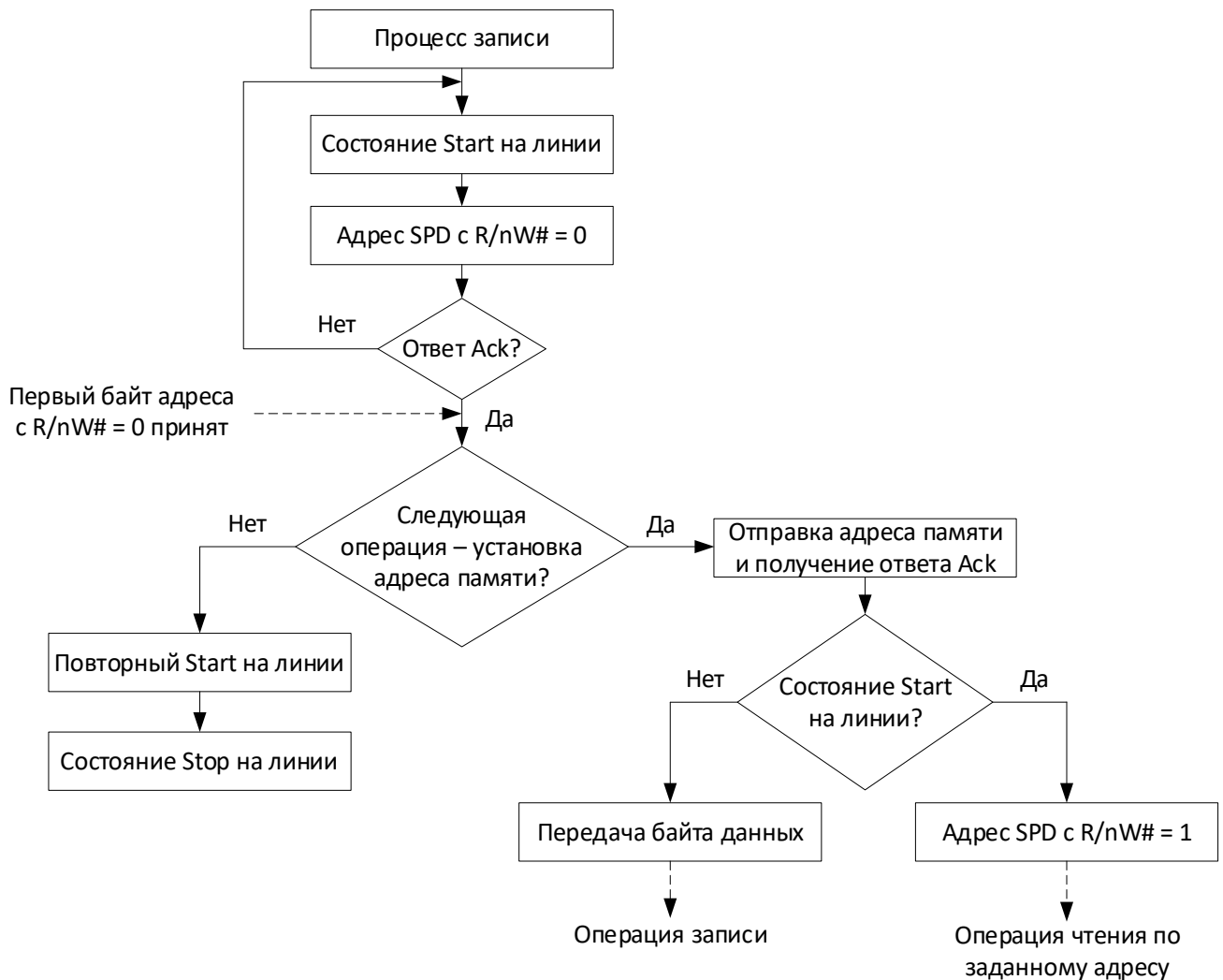


Рисунок 5 – Алгоритм опроса состояния процесса записи данных

3.4 Операции чтения

Операции чтения выполняются независимо от того, установлена ли защита от записи или нет. SPD имеет внутренний счетчик адреса, который инкрементируется после каждого чтения байта.

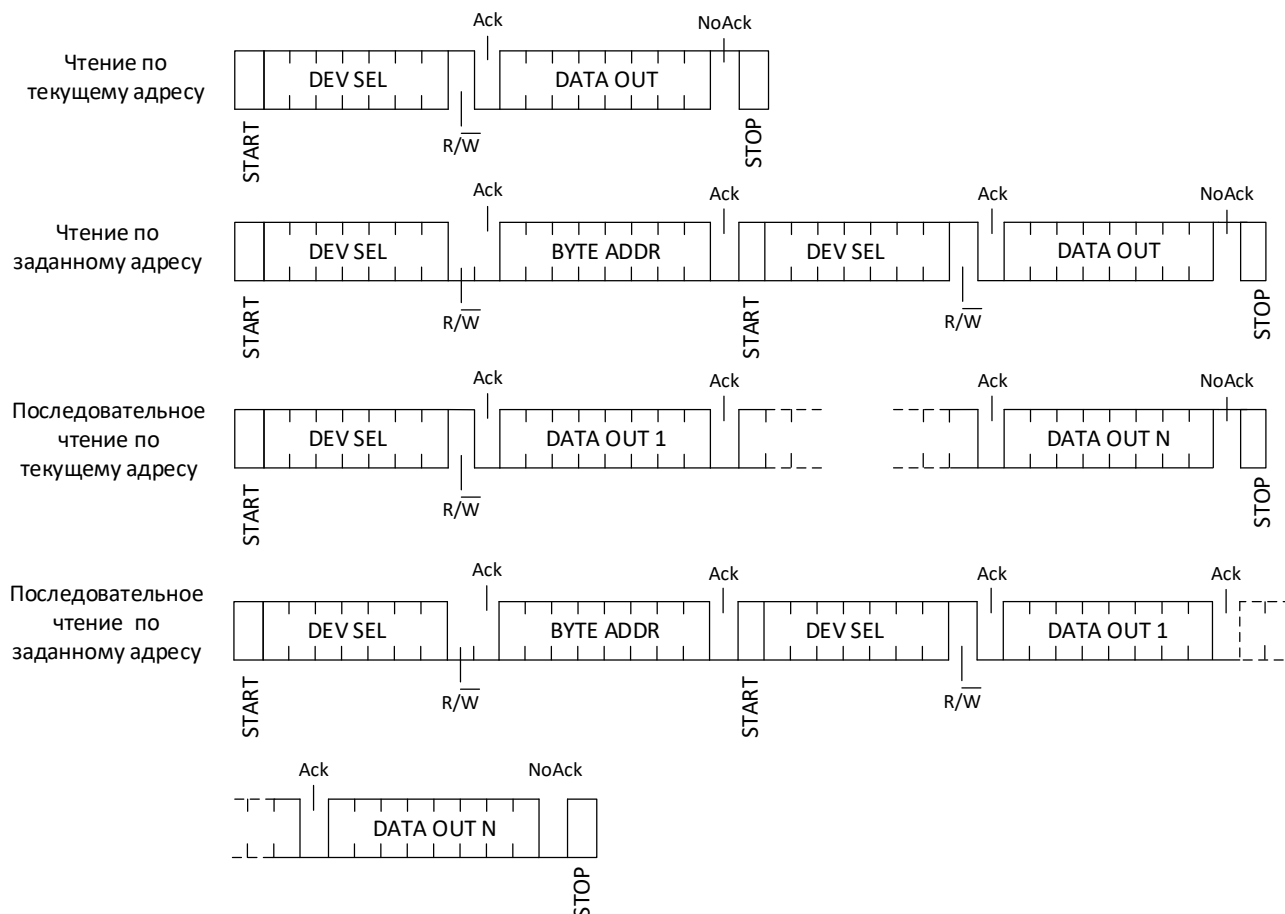


Рисунок 6 – Операции чтения данных

3.4.1 Чтение по заданному адресу

Сначала производится пустая запись для того, чтобы зафиксировать адрес, откуда начнется чтение, мастер при этом не заканчивает обмен и не генерирует состояние STOP. Затем мастер генерирует новое состояние START, повторяет передачу адреса SPD с битом R/nW, установленным в 1. SPD подтверждает это и передает данные по указанному адресу. После приема байта данных мастер завершает обмен – передает бит подтверждения NoAck и генерирует состояние STOP.

3.4.2 Чтение по текущему адресу

Для чтения по текущему адресу после передачи состояния START мастер только передает адрес SPD с битом R/nW, установленным в 1. SPD подтверждает это и передает данные по адресу, на который указывает внутренний счетчик. Затем счетчик

инкрементируется. После приема байта данных мастер завершает обмен – передает бит подтверждения NoAck и генерирует состояние STOP.

3.4.3 Последовательное чтение

Операция последовательного чтения может быть использована после чтения по текущему или заданному адресу.

Мастер подтверждает первый принятый байт и посылает дополнительные тактовые импульсы на линию SCL, таким образом SPD может продолжать передавать следующий байт в последовательности. После передачи каждого байта внутренний счетчик адреса инкрементируется. После чтения последнего адреса в памяти внутренний счетчик адреса «переполняется», и SPD продолжает передавать данные с адреса памяти 0x00.

Чтобы остановить прием последовательности байтов, мастер должен не подтвердить последний байт и сгенерировать состояние STOP.

3.4.4 Бит Ack при использовании различных команд

Для всех команд чтения после прочитанного байта SPD ждет бит подтверждения Ack от мастера. Если мастер отвечает NoAck, SPD прерывает передачу данных и переходит в режим ожидания до следующего состояния START на линии.

Таблица 3 – Бит Ack при записи данных или инструкциях установки защиты от записи

Статус	Инструкция	Ack	Адрес	Ack	Байт данных	Ack	Цикл записи
Защита от записи, установленная командой SWPn	SWPn	NoAck	Не имеет значения	NoAck	Не имеет значения	NoAck	Нет
	CWPn	Ack	Не имеет значения	Ack	Не имеет значения	Ack	Да
	Запись страницы или байта в защищенный блок памяти	Ack	Адрес	Ack	Данные	NoAck	Нет
Нет защиты	SWPn или CWPn	Ack	Не имеет значения	Ack	Не имеет значения	Ack	Да
	Запись страницы или байта	Ack	Адрес	Ack	Данные	Ack	Да

Таблица 4 – Бит Ack при чтении статуса защиты

Статус защиты SWPn	Инструкция	Ack	Адрес	Ack	Байт данных	Ack
Установлена	RPSn	NoAck	Не имеет значения	NoAck	Не имеет значения	NoAck
Не установлена	RPSn	Ack	Не имеет значения	NoAck	Не имеет значения	NoAck

4 Функции обновления пользовательского ПО

Для обновления пользовательского программного обеспечения (далее – ПО) используется адрес устройства FUA (Firmware Update Address) на шине:

0	0	1	1	SA2	SA1	SA0
---	---	---	---	-----	-----	-----

Обновление прошивки необходимо делать после подачи питания, не подавая команды записи. После обновления прошивки рекомендуется снять питание и подать заново.

Внимание! После обновления прошивки может потребоваться перезапись данных SPD.

Устройство FUA (Firmware Update Address) по умолчанию скрыто на шине I2C после подачи питания. Для его отображения необходимо предъявить пароль устройству SPD. Процедура предъявления пароля заключается в подаче 8 команд чтения по заданному адресу (см. п. 3.4.1) по 1 байту без подачи других команд между ними.

Пароль представляет собой последовательность адресов, по которым необходимо выполнить чтение 1 байта. Текущий пароль: 0xFB, 0xD, 0xDE, 0x39, 0x1B, 0x64, 0x35, 0xC5. Текущий адрес страницы значения не имеет.

Ошибка в адресе сбрасывает прогресс предъявления пароля и необходимо начать заново.

После предъявления пароля устройство FUA остаётся доступным до снятия питания или до перезаписи основной прошивки.

Обновление прошивки представляет собой запись массива байт бинарного кода прошивки с помощью выше описанных функций записи. Адрес записи 0x8 не инкрементируется. Допускается запись по 16 байт за один цикл. Переданные устройству данные записываются в память ОЗУ. Последними передаются 4 байта, представляющие собой значение CRC32 для всего массива байт бинарного кода прошивки.

Для активации перезаписи прошивки во внутренней Flash-памяти необходимо по адресу 0xA записать 1 байт:

- 0xAA – для перезаписи основной прошивки;
- 0xBB – для перезаписи бутовой программы.

После чего необходимо дождаться завершения цикла записи (см. п. 3.3.3).

Статус обновления доступен по адресу 0x6:

- 0xAA00 – успешное обновление;
- 0xEE00 – ошибка обновления.

5 Обновление конфигурации в памяти EEPROM

Чтение и запись конфигурации осуществляется выше описанными функциями чтения и записи. При этом, если запись осуществляется в составе и средствами ПК, необходимо иметь доступ на запись по соответствующему адресу EEPROM. Вне состава ПК микросхема ведет себя как обычное устройство I2C и может быть считана и записана посредством программатора, например, СН341.

6 Определение ревизии ПО

Для определения ревизии пользовательского ПО используется адрес устройства (FUA – Firmware Update Address) на шине:

0	0	1	1	SA2	SA1	SA0
---	---	---	---	-----	-----	-----

Номер ревизии ПО доступен по адресу 0x7 в составе двух байт данных:

b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0	Расшифровка
0	0	1	0	0	0	1	0									0x22
								*	*							Служебная информация, 2 бита
										*	*	*	*	*	*	Номер ревизии ПО, 6 бит

Адреса 0x6 и 0x7, по которым считываются служебные данные (ревизия и статус обновления) после обращения по ним не инкрементируются, и данные по этим адресам двухбайтовые.

Ревизии текущих версий ПО:

- 0x01 – Initial;
- 0x02 – Версия v.2;
- 0x03 – Версия v.3;
- 0x04 – Версия v.4.

7 Справочные данные

Таблица 5 – Временные параметры SPD

Наименование параметра, единица измерения	Буквенное обозначение параметра	Норма параметра		
		не менее	типовое	не более
Длительность цикла записи, мс	t_w	–	3	600
Время готовности принять первую команду по интерфейсу I2C после подачи питания, мс для версий ПО: – Initial, v.2	t_{INIT}^*	–	200	–
– v.3		–	90	–
– v.4		–	9	–
* Измеряется в соответствии с рисунком 7				



Рисунок 7 – Время готовности принять первую команду, t_{INIT}

Лист регистрации изменений

№ п/п	Дата	Версия	Краткое содержание изменения	№№ изменяемых листов
1	09.12.2024	1.0.0	Введена впервые	
2	26.12.2024	1.0.1	Исправлена опечатка	1
3	17.01.2025	1.1.0	Добавлены Версия v.4 и значение t_{INIT} для v.4	13, 14